



# Diseño de Circuitos Síncronos II

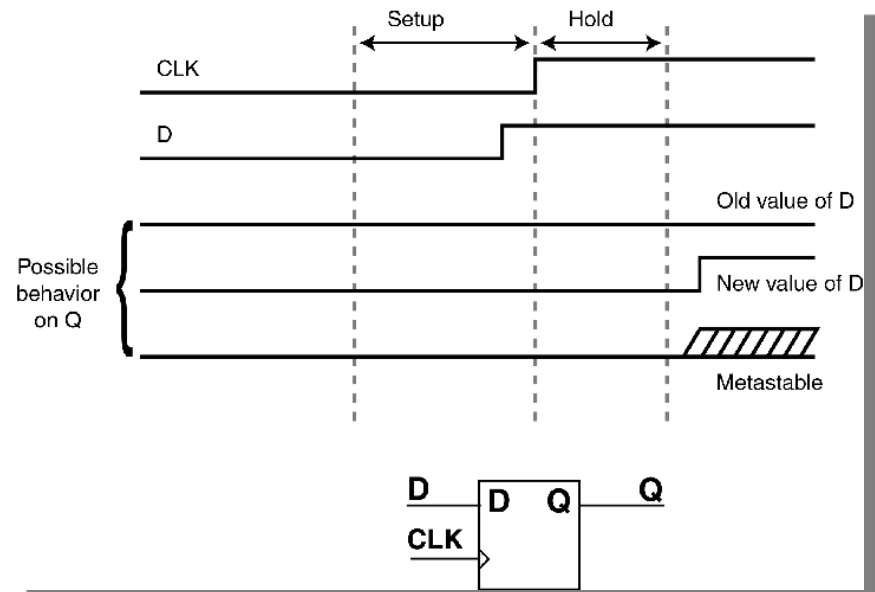
Jhon Jairo Padilla Aguilar

# Metaestabilidad

- Cuando se muestrea un dato que cambia utilizando una señal de reloj, el orden de los eventos determina el resultado.
- Cuando dos eventos ocurren muy cerca en el tiempo, violando los tiempos de establecimiento y retención, ocurre una falla de sincronización.

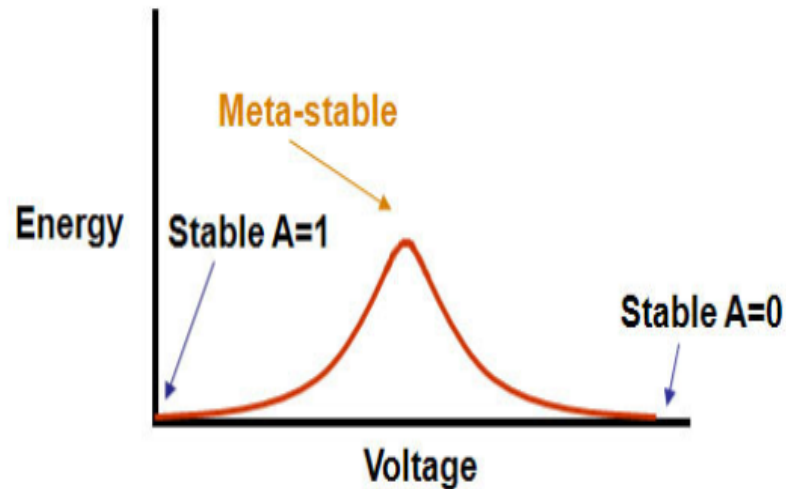
# Metaestabilidad

- La señal de reloj ocurre en un momento en que no se cumplen los tiempos de establecimiento y retención
- la salida tiene 3 posibles valores:
  - El antiguo valor de D
  - El nuevo valor de D
  - Un valor metaestable (que sólo permanece un tiempo muy corto) y no se sabrá el resultado final con certeza

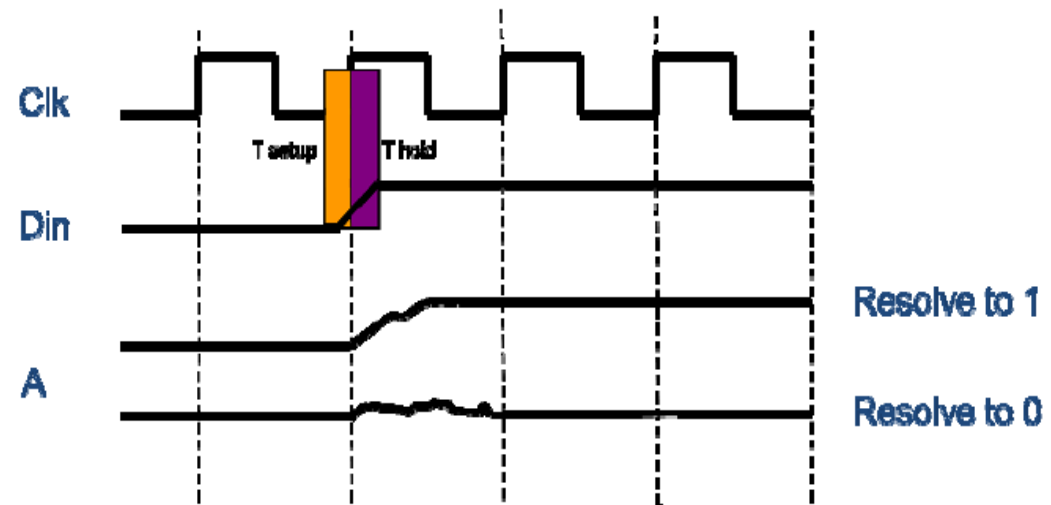


# Metaestabilidad

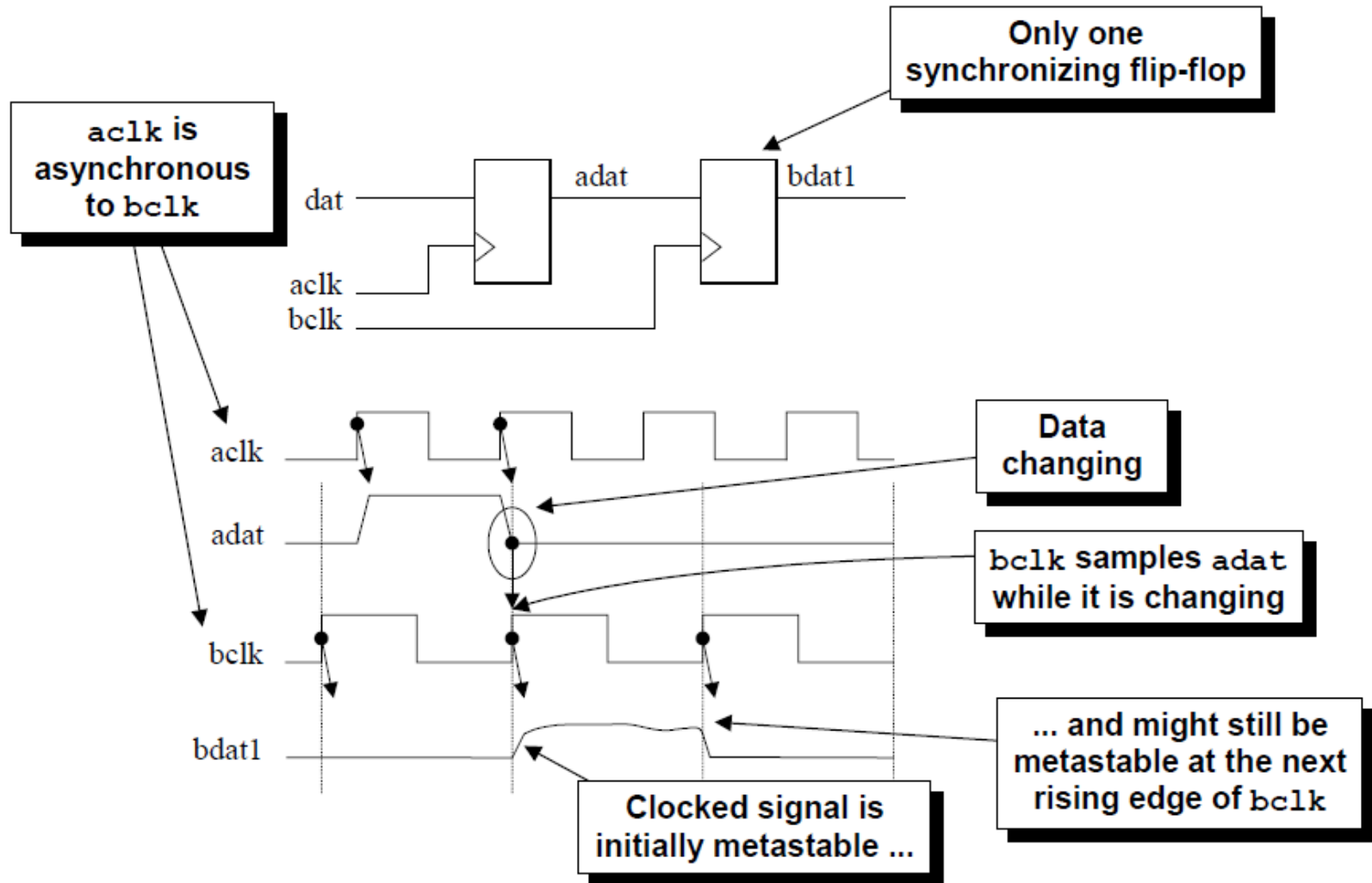
## Curva de Energía de la Metaestabilidad



## Diagrama de tiempos de la metaestabilidad



# Ejemplo de metaestabilidad: Relojes asíncronos

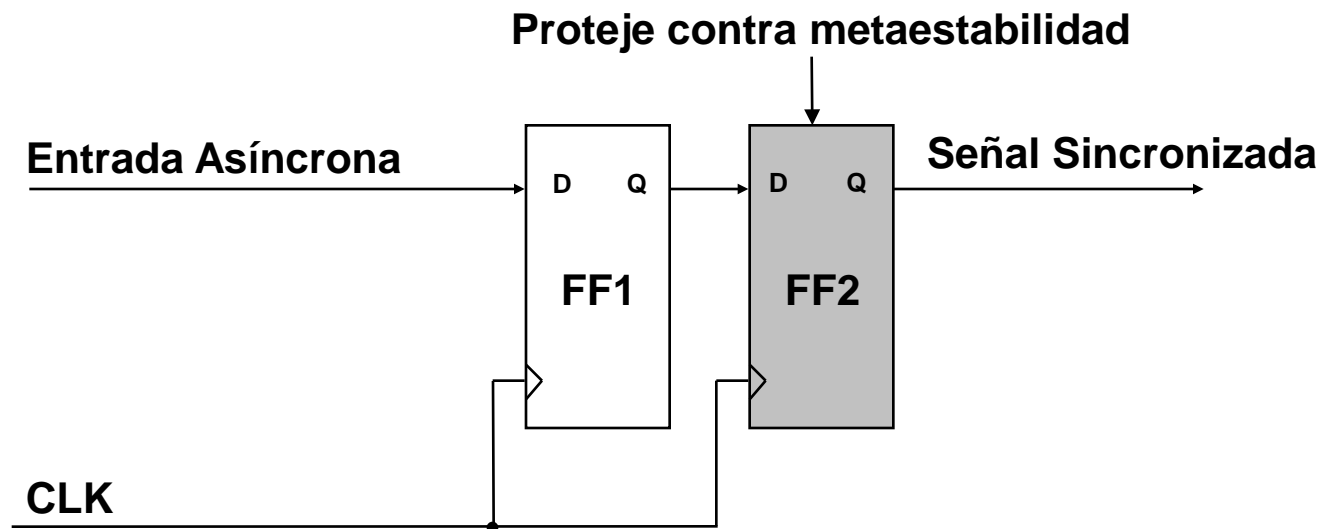


# Solución: Circuitos Sincronizadores

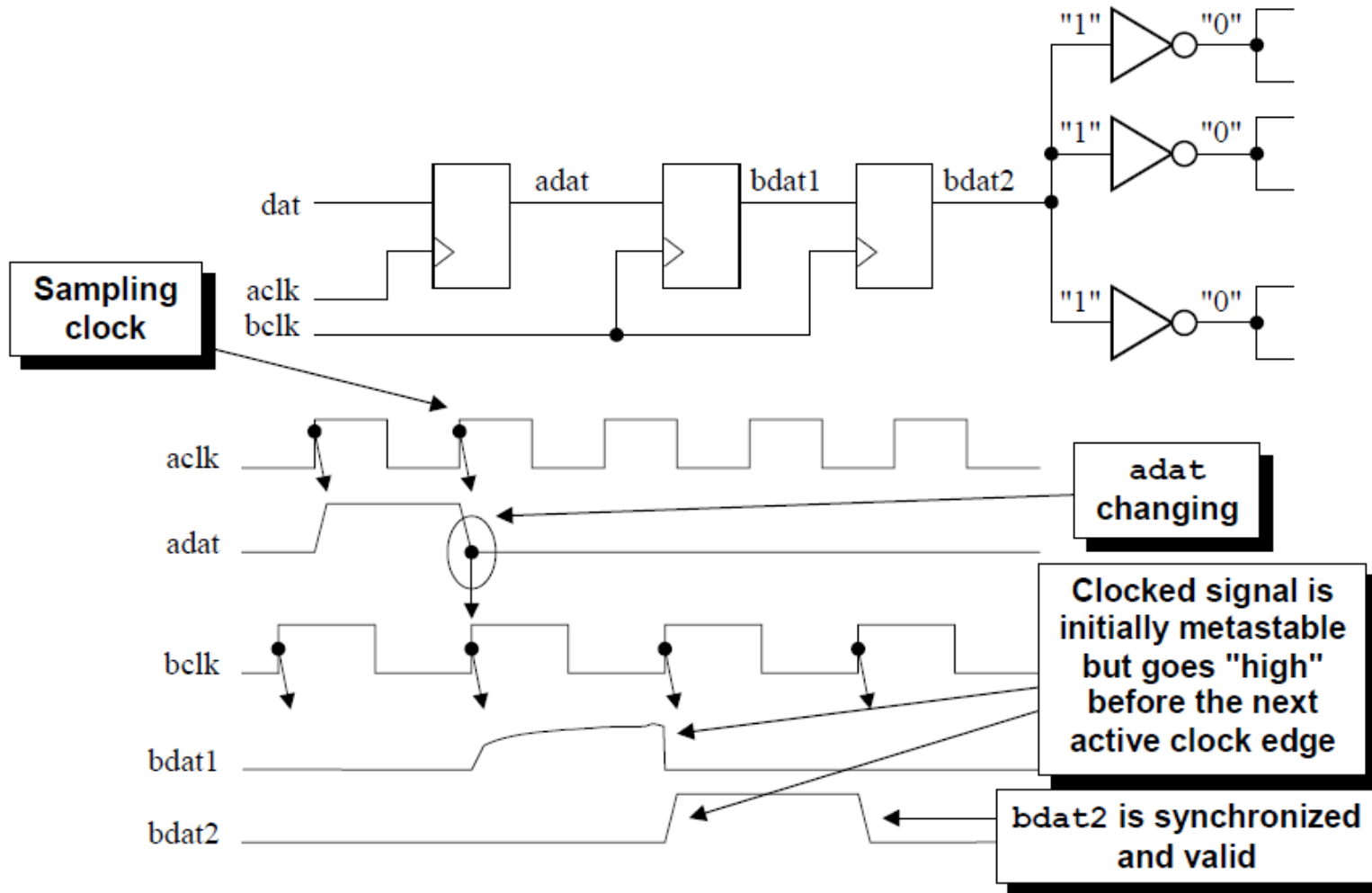
- **Definición:**
  - Un circuito sincronizador es un dispositivo que muestrea una señal asíncrona y saca una versión de la señal que tiene transiciones sincronizadas con un reloj local o reloj de muestreo
- **Cuándo se requieren:**
  - Cuando se pasan señales o datos entre dos dominios de reloj no relacionados entre sí (asíncronos)
  - Cuando hay entradas asíncronas (que no se sabe cuándo llegarán) (ej. Interruptores presionados por los usuarios)

# Circuito de sincronización 1

- Puede usarse cuando los pulsos de entrada asíncrona duren por lo menos un período de reloj
- Los FF “extras” protejen contra la metaestabilidad



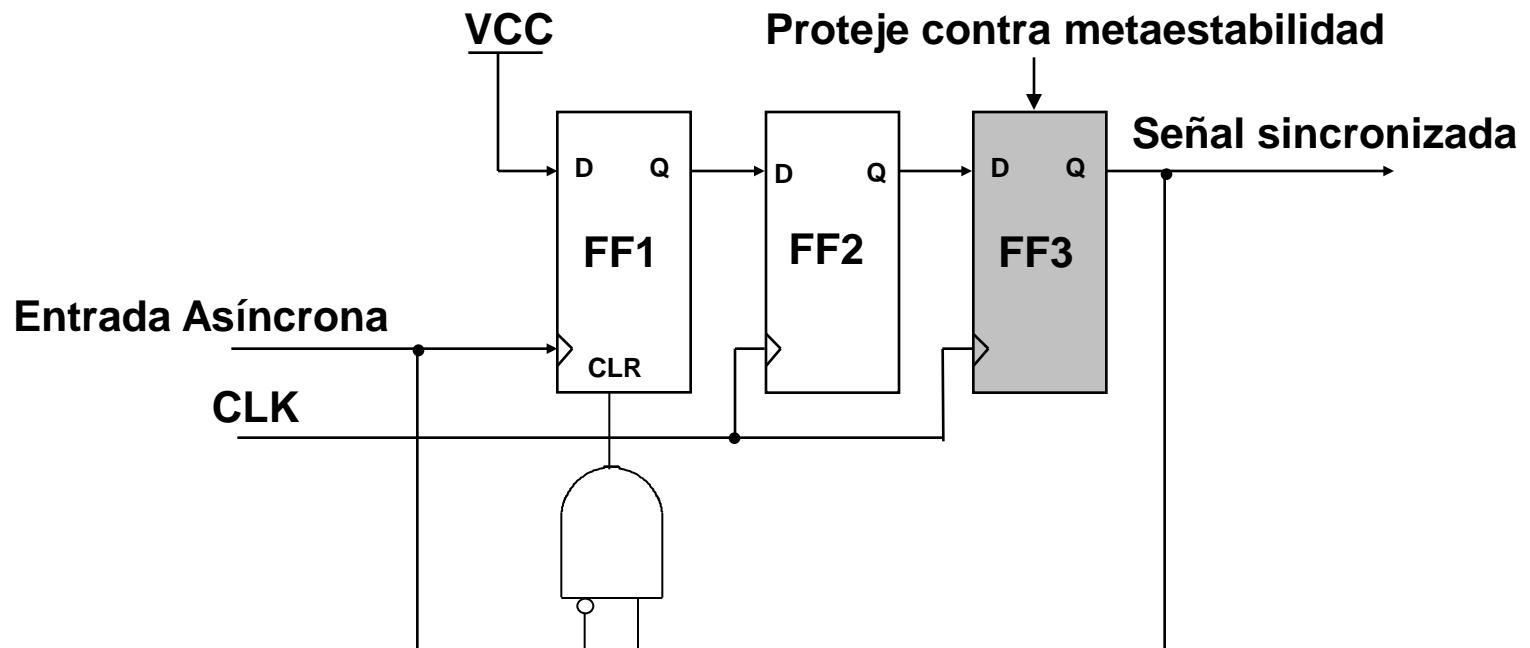
# Circuito de sincronización 1



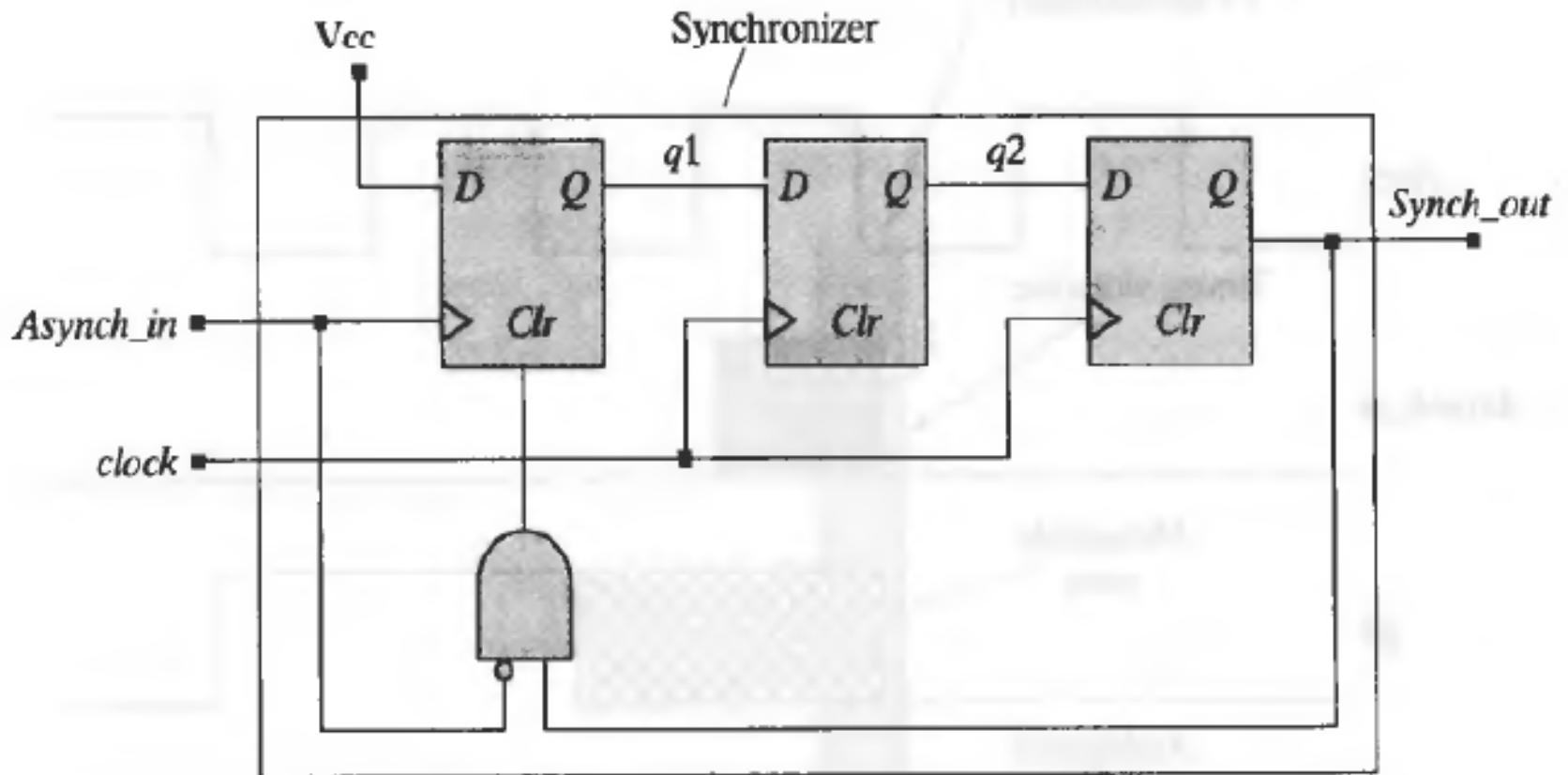


# Circuito de sincronización 2 (Edge Trap)

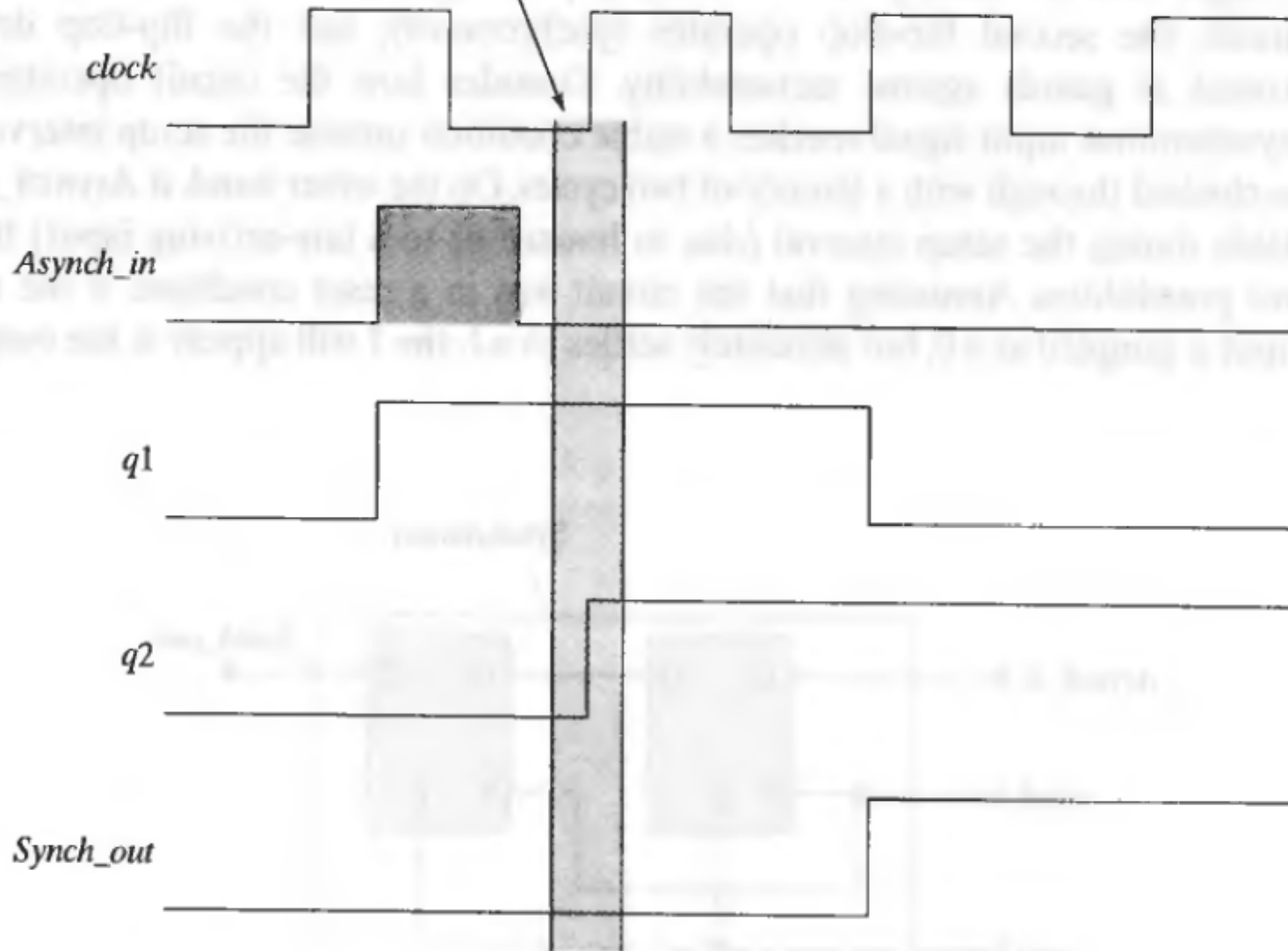
- Puede usarse cuando los pulsos de entrada asíncrona duren menos de un período de reloj
- FF1 captura pulsos cortos



# Edge Trap



Setup and hold interval  
for metastability



Setup and hold interval  
for metastability

clock

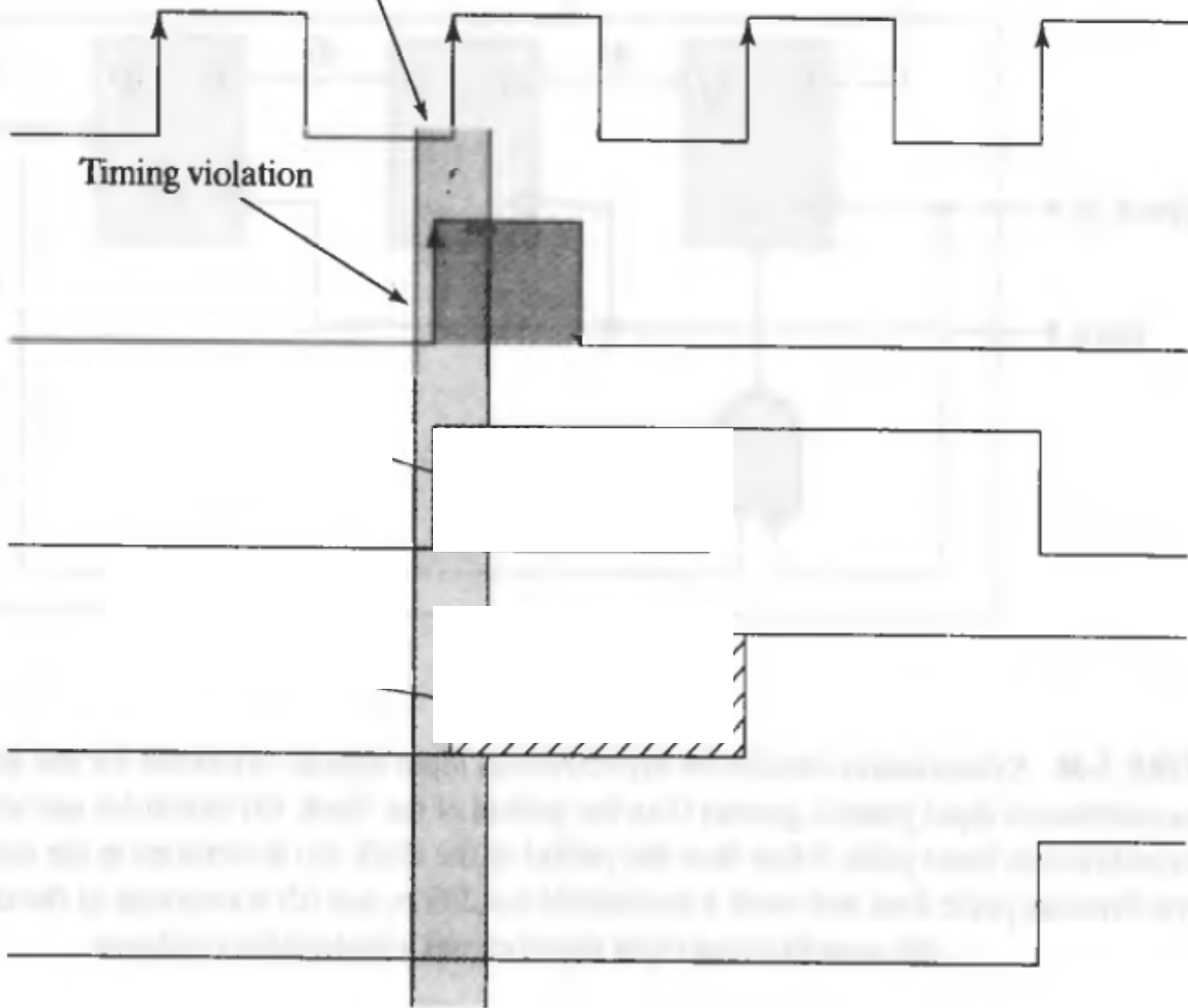
Timing violation

Asynch\_in

q1

q2

Synch\_out



# Circuito de sincronización 3

- Usar una FIFO para atravesar dominios de reloj

