

### LABORATORIO1

#### INTRODUCCION AL USO DE LA HERRAMIENTA DE SINTESIS Y SIMULACION ISE\_9.2

#### INTRODUCCION

El curso de Diseño avanzado de Hardware, presenta al estudiante diferentes técnicas y herramientas que le permitirán al mismo profundizar en el campo de la microelectrónica y el control digital. Una de estas herramientas son las FPGAs (Field Programmable Gate Array), las cuales mediante el uso de un lenguaje de descripción de hardware o HDL permiten describir una amplia gama de circuitos; para lograr esto, cada fabricante de FPGAs hace uso de un software de síntesis, implementación y simulación, el cual hace uso de las librerías del fabricante para simplificar, simular el funcionamiento e implementar los circuitos descritos por el diseñador. En este curso se hará uso del kit de desarrollo SPARTAN 3A – 3AN que implementa un chip de Xilinx y cuyo software de implementación es el ISE 9.2.

Esta guía le presentara los pasos necesarios para llevar a cabo la creación de un proyecto, la descripción de un módulo de Verilog, la interconexión de los pines del chip con la circuitería descrita “package pins”, la generación de un archivo .bit de configuración del dispositivo, y la carga del mismo al kit de desarrollo.

#### HERRAMIENTAS NECESARIAS

- Kit de desarrollo SPARTAN 3A – 3AN
- Adaptador de 5v del kit
- Cable USB de configuración del kit
- PC con el software ISE 9.2

#### OBJETIVOS

- Identificar los pasos necesarios para la creación e implementación de un proyecto en el Kit de desarrollo SPARTAN 3A – 3AN, haciendo uso de la herramienta ISE 9.2 y el HDL Verilog.

#### PROCEDIMIENTO

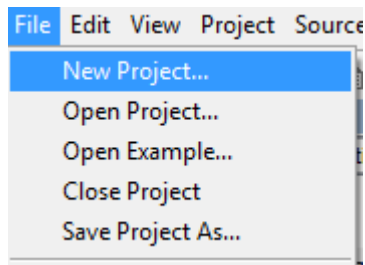
1. Ubique en el escritorio el icono de la herramienta ISE y ábrala.



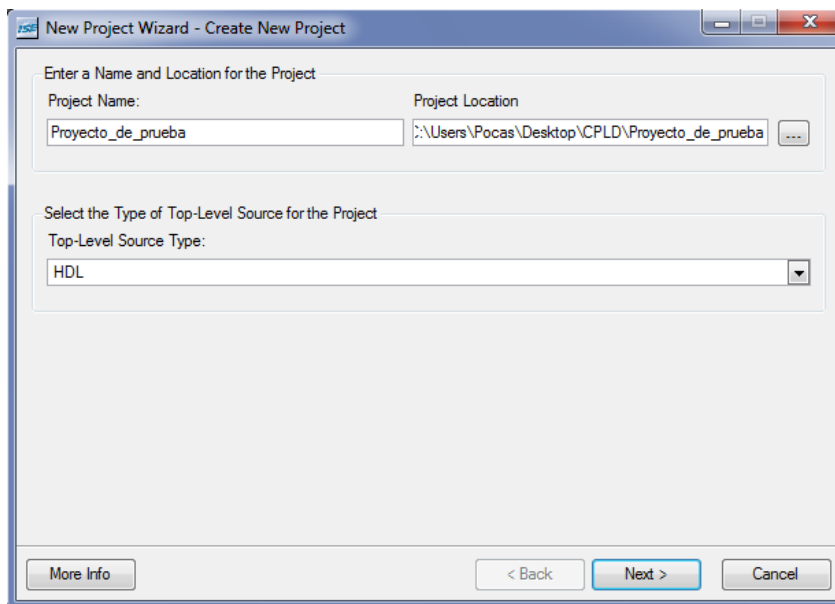
2. La ventana emergente es un consejo del día, de clic en ok y continúe.



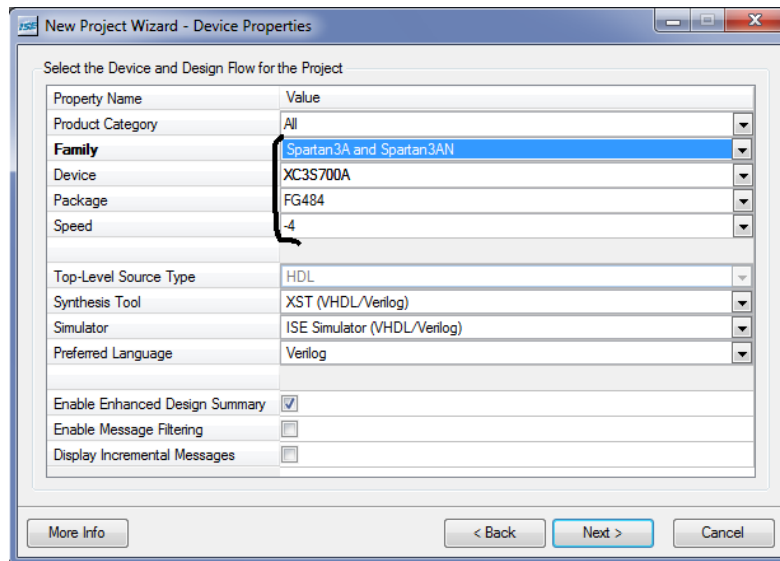
3. Para crear un nuevo proyecto ubique el menú file y seleccione new Project.



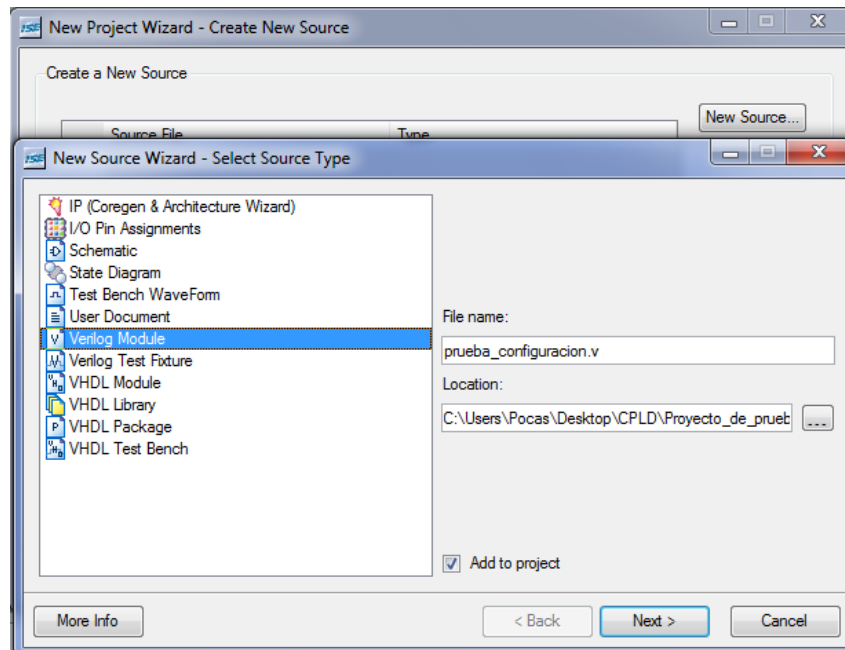
4. En la ventana emergente se ingresa el nombre del proyecto en la casilla ubicada en la parte superior izquierda, será creada una carpeta con este nombre en la dirección indicada en la ruta, una vez especificado esto de clic en next.



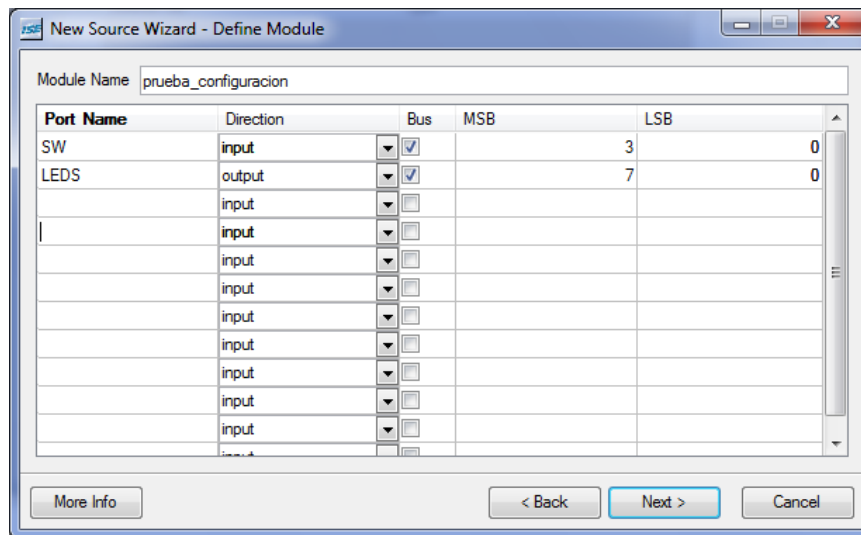
5. En esta ventana se deben seleccionar las características del chip que se desea configurar, además verifique que en lenguaje preferido este seleccionado Verilog, una vez configurado esto, de clic en next.



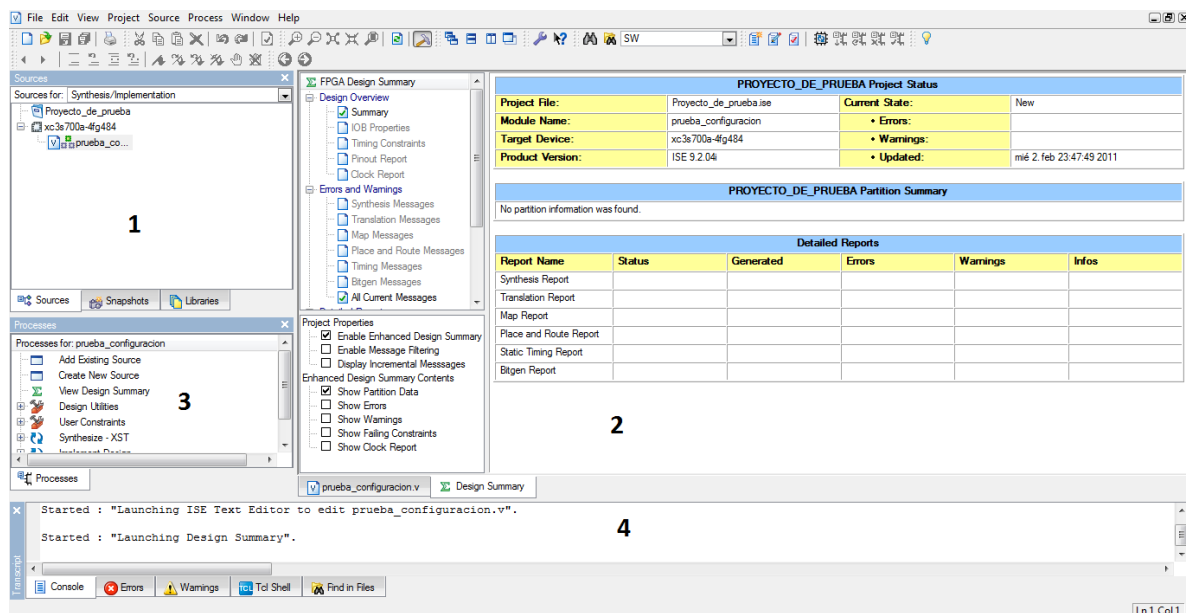
6. En esta ventana se da clic en new source para agregar un nuevo módulo de Verilog, en la ventana emergente se debe seleccionar una fuente del tipo Verilog module, e ingresar el nombre que desea darle al módulo, una vez hecho esto se da clic en next.



- En esta ventana se configuran las entradas y salidas del módulo que se están describiendo; para este laboratorio se van a usar los leds y los switches, como se puede observar se selecciona el tipo de dato y el check box es para cuando la entrada o salida es de más de un bit, de lo contrario este no se selecciona, una vez configurados estos parámetros se da clic en next, después en finish y después en yes, volviendo así a la ventana del numeral 6 donde se agregan los sources.



- Una vez en la ventana del numeral 6, damos clic en next hasta finalizar la creación de proyecto. En los pasos anteriores creamos el proyecto y agregamos un nuevo módulo al mismo y vamos a tener un área de trabajo como se muestra a continuación.



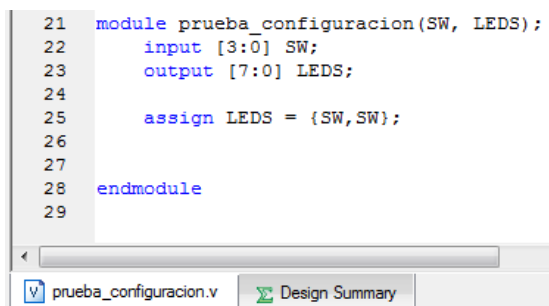
9. En el numeral **1** se encuentran las fuentes agregadas al proyecto, mientras en sources for este seleccionado synthesis/implementation, las fuentes que aparecerán serán los módulos o circuitos asociados al proyecto, si esta seleccionado behavioral simulation, aparecerán los sources equivalentes a los impulsos de simulación, o test bench asociados a los módulos para verificar su funcionamiento.
10. En el numeral **2** podemos encontrar ventanas de reportes, o el área de trabajo del archivo .v en el cual se describe el código, esto dependiendo de lo que este seleccionado en las pestañas inferiores.

En el numeral **3** se encuentran los procesos permitidos o asociados, a la source seleccionada en el numeral **1**.

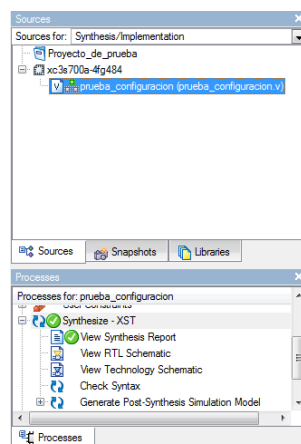
En el numeral **4** se encuentran los reportes de consola, errores y advertencias, dependiendo de la pestaña que este seleccionada en su parte inferior.

11. Seleccionamos la pestaña del archivo .v y describimos el circuito deseado, para este ejemplo usaremos el circuito descrito a continuación.

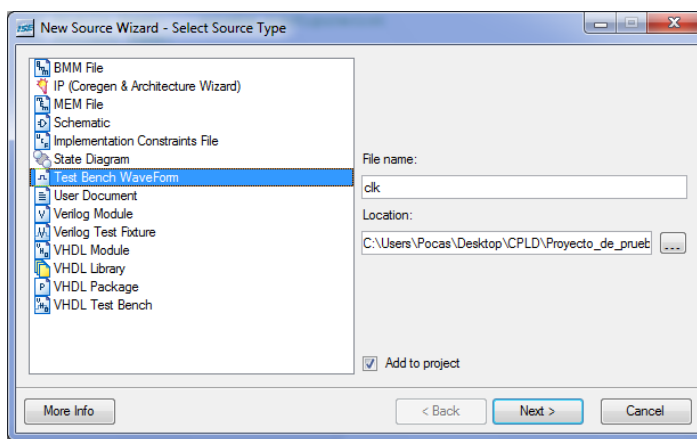
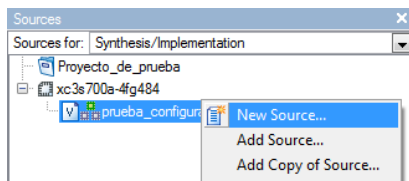
```
21 module prueba_configuracion(SW, LEDS);
22     input [3:0] SW;
23     output [7:0] LEDS;
24
25     assign LEDS = {SW,SW};
26
27
28 endmodule
29
```



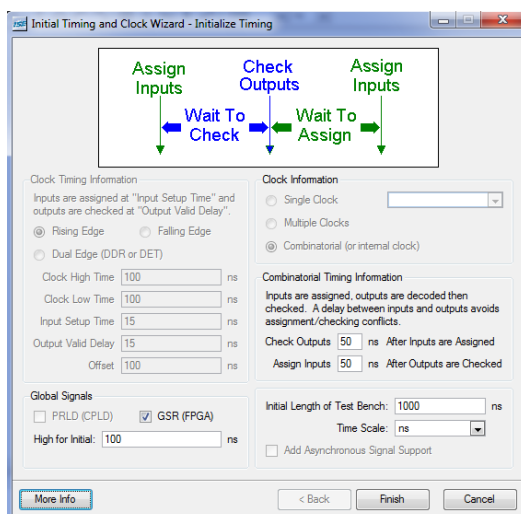
12. El siguiente paso es verificar que el circuito que se está describiendo sea correcto, para esto se da doble clic en la opción synthesize en la ventana de proceso, para esto debe estar seleccionado el modulo en la ventana sources.



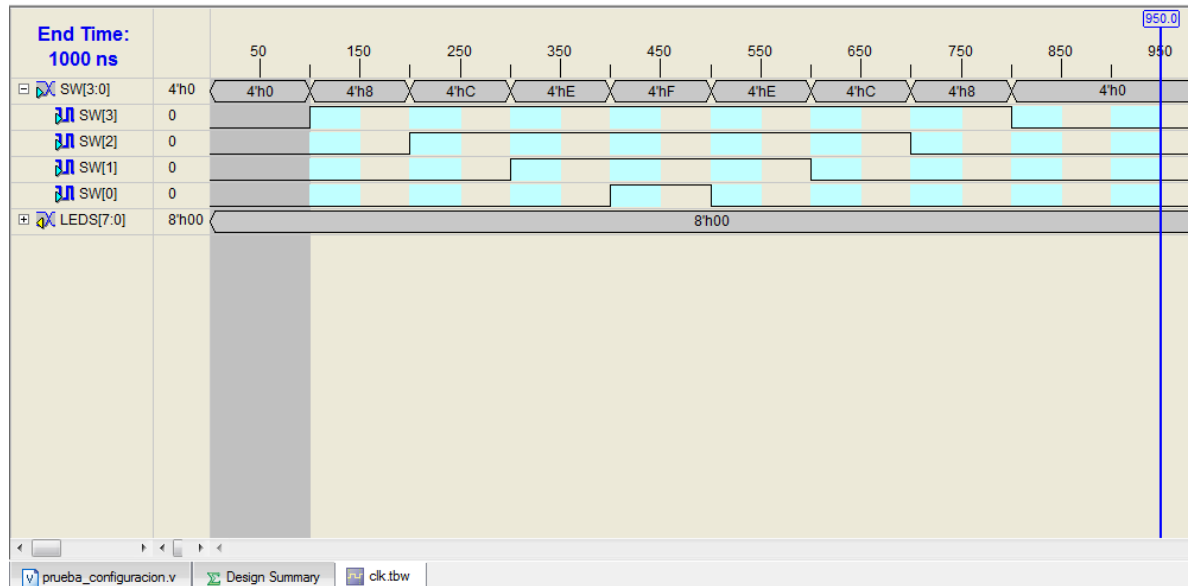
13. Una vez verificado el código descrito se procede al proceso de simulación para verificar el correcto funcionamiento, para esto se da clic derecho sobre el archivo .v en la ventana de sources y se selecciona la opción add new source, se selecciona una source del tipo Test Bench Wave Form, se le da un nombre y clic en next.



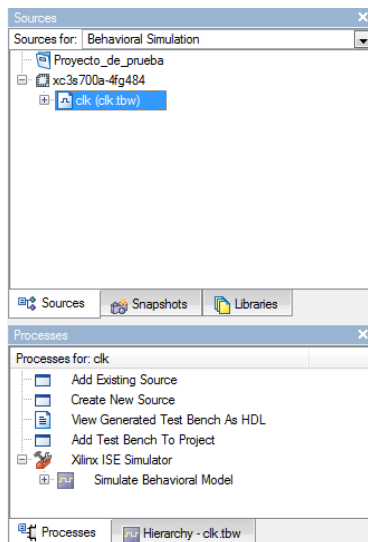
14. En la siguiente ventana se selecciona el source al cual se quiere asociar este impulso de simulación, y se da clic en next y después en finish obteniendo una ventana como la que se ve a continuación; En esta ventana se configura las características de la simulación, para este caso al ser un circuito combinacional, solo seleccionaremos el tiempo inicial de la simulación y damos clic en finish.

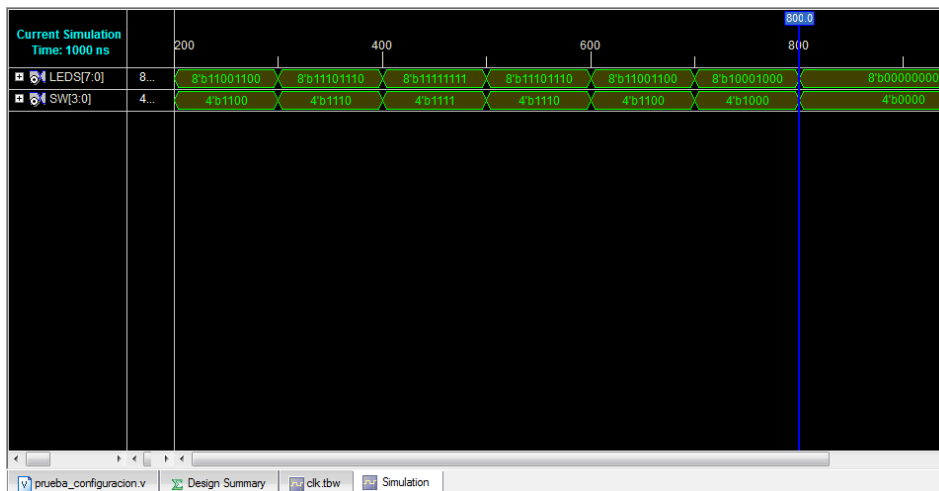


15. En este punto aparecerá una ventana que muestra las señales de entrada y de salida del circuito, las señales de entrada pueden ser modificadas según el criterio del diseñador para simular el funcionamiento del circuito, el cambio en las salidas se notara una vez que se corra la simulación.

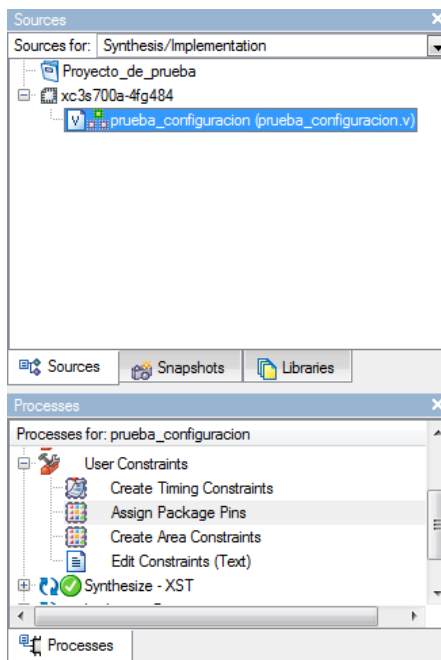


16. Una vez modificadas las entradas según el criterio del diseñador se selecciona en el campo de sources for, la opción behavioral simulation y en la ventana de sources seleccionamos el test bench que creamos, y en la ventana de proceso damos doble clic en la opción simulate behavioral model.

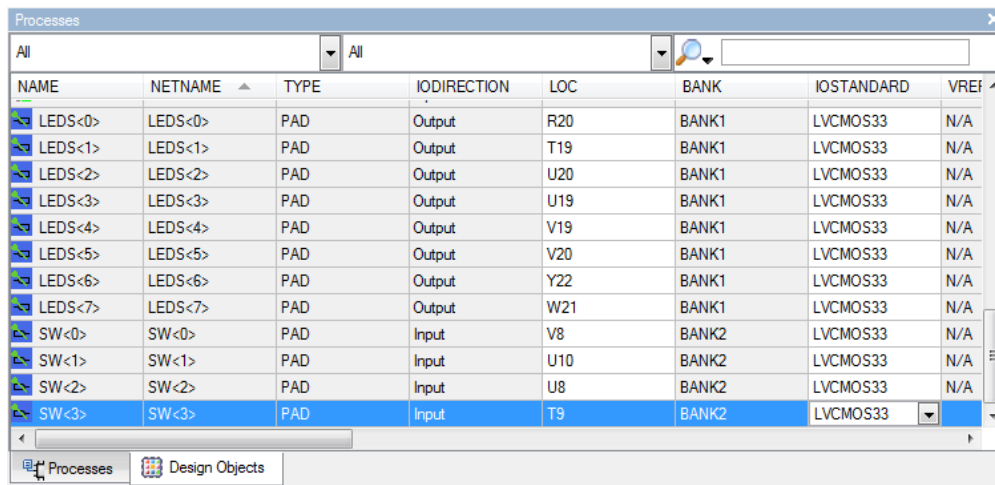




17. Esta última ventana generada, permite al diseñador ver el comportamiento de las salidas del circuito respecto a las entradas del mismo, de una forma ideal. Una vez el diseñador este seguro del funcionamiento de su circuito a nivel de simulación, se procede a conectar las entradas y salidas del módulo, con los pines físicos del integrado, para esto estando seleccionado sources for synthesis / implementation, y el source que se está trabajando, se busca la opción de constraints en la ventana de procesos y se da doble clic en assign package pins.

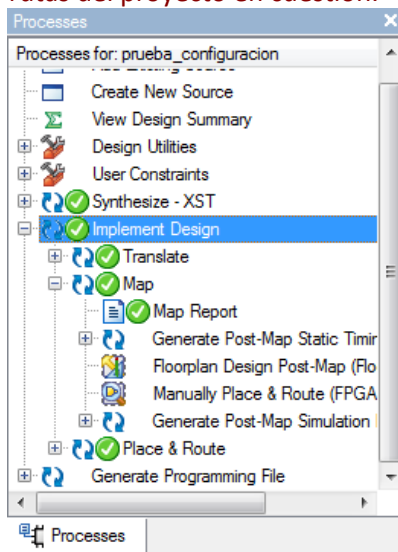






NAME	NETNAME	TYPE	IODIRECTION	LOC	BANK	IOSTANDARD	VREF
LEDS<0>	LEDS<0>	PAD	Output	R20	BANK1	LVCOS33	N/A
LEDS<1>	LEDS<1>	PAD	Output	T19	BANK1	LVCOS33	N/A
LEDS<2>	LEDS<2>	PAD	Output	U20	BANK1	LVCOS33	N/A
LEDS<3>	LEDS<3>	PAD	Output	U19	BANK1	LVCOS33	N/A
LEDS<4>	LEDS<4>	PAD	Output	V19	BANK1	LVCOS33	N/A
LEDS<5>	LEDS<5>	PAD	Output	V20	BANK1	LVCOS33	N/A
LEDS<6>	LEDS<6>	PAD	Output	Y22	BANK1	LVCOS33	N/A
LEDS<7>	LEDS<7>	PAD	Output	W21	BANK1	LVCOS33	N/A
SW<0>	SW<0>	PAD	Input	V8	BANK2	LVCOS33	N/A
SW<1>	SW<1>	PAD	Input	U10	BANK2	LVCOS33	N/A
SW<2>	SW<2>	PAD	Input	U8	BANK2	LVCOS33	N/A
SW<3>	SW<3>	PAD	Input	T9	BANK2	LVCOS33	N/A

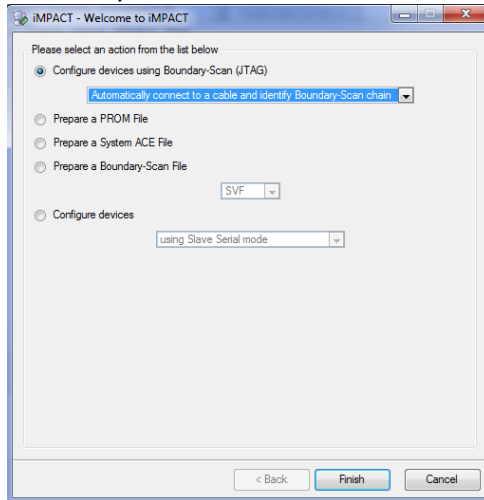
18. Como se puede observar en la ventana de proceso aparecen las entradas y salidas del circuito, en este lugar vamos a modificar las casillas de la opción LOC y la opción IOSTANDARD, como se observa en la figura anterior, la ubicación de los pines puede ser encontrada en el datasheet UG334 el cual es el **Spartan-3A/3AN Starter Kit Board User Guide**.
19. Una vez descritos los pines de conexión volvemos a la ventana de proceso y damos doble clic en la opción de Implement, con la cual se genera la traducción, mapeo, ubicación y rutas del proyecto en cuestión.



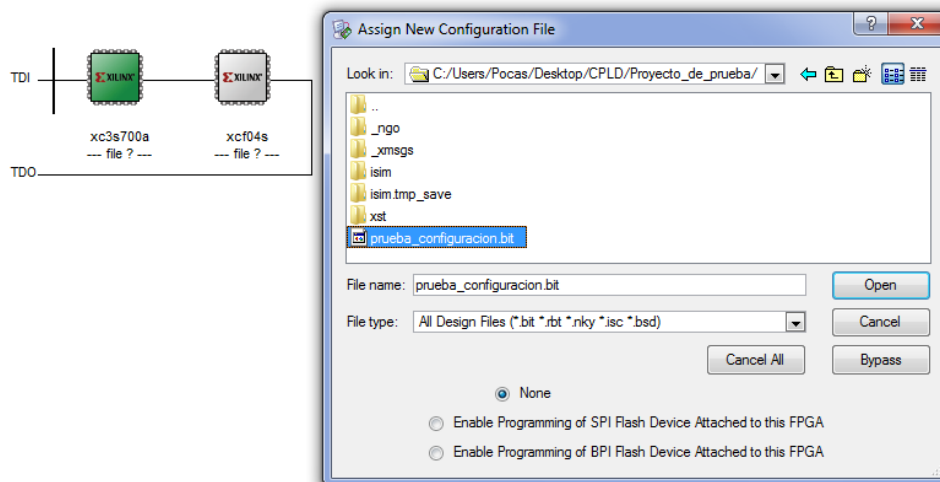
20. El último paso es generar el archivo .bit que se cargara a la tarjeta dando doble clic en la opción Generate Programming File, este quedara guardado en la carpeta del proyecto definida previamente.
21. Para cargar el archivo .bit se busca la herramienta IMPACT en los programas de su pc y se enciende y conecta la tarjeta de desarrollo.



22. En la ventana emergente se selecciona new Project y se da clic en next.
23. En la siguiente ventana emergente se verifica que este seleccionada la opción que se muestra y se da clic en finish.

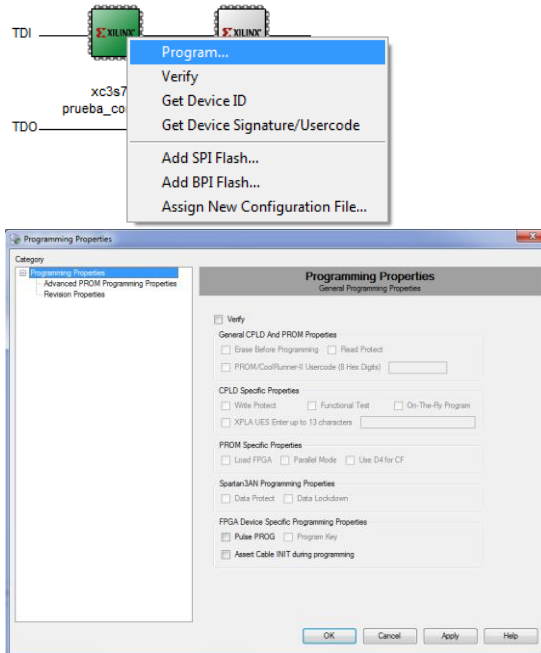


24. El software reconoce automáticamente el dispositivo y abre una ventana emergente para seleccionar el archivo de configuración .bit que se desea cargar en la tarjeta, busque este archivo en el directorio de su proyecto y de clic en open.



Como se puede observar en la gráfica anterior se debe verificar que este seleccionado el primer dispositivo que corresponde a la FPGA presente en la tarjeta de desarrollo, el segundo dispositivo corresponde a una CPLD la cual no vamos a utilizar en este curso motivo por el cual a la siguiente ventana emergente le damos Bypass.

25. El siguiente paso es dar clic derecho sobre el icono correspondiente a la FPGA y seleccionar la opción Program y después se da OK en la ventana emergente.



En este momento usted ha cargado el primer proyecto en la tarjeta de desarrollo y puede verificar su funcionamiento en la misma.